

DENEY 4

OP-AMP ve UYGULAMA DEVRELERİ

Grup No:

Grup Üyelerinin İsim ve

Numaraları:

- 1.
- 2.
- 3.

AMAÇ: Bir işlemsel yükseltici olan Çeşitli OP-AMP devrelerinin incelenmesi

ARAÇLAR & ELEMANLAR

1. Dirençler: $1k\Omega$, $10k\Omega$, $100k\Omega$
2. 1 adet osiloskop
3. 1 adet $\pm 15V$ luk simetrik güç kaynağı
4. 1 adet ac güç kaynağı
5. 1 adet 358 tipi OP-AMP

HAZIRLIKLAR

Elektrik Devreleri kitabınızdan OP-AMP'lar konusunu çalışın.

ÖNÇALIŞMA

1. Şekil 4.1a' da verilen devrede $R_i = 1k$ ve $R_f = x.y k\Omega$ olmak üzere devreye 5V tepeden tepeye genlikli ve 1 kHz frekansında bir sinüs işareti uygulanıyor. Çıkış gerilimini bulunuz. $R_f = 10 k\Omega$ olunca ne değişir ölçekli bir çizimle gösteriniz.
2. Şekil 4.6'da verilen toplama devresinde verilen değerlere göre çıkış gerilimi ne olmalıdır. Gösteriniz.
3. Şekil 4.5a)'da verilen integral alıcı devresine tepeden tepeye 1V genlikli ve 1kHz frekansında bir kare dalga uygulanıyor. $C=10\mu F$ ve $R= x.y k\Omega$ olmak üzere çıkış gerilimini ölçekli olarak çiziniz.

NOT: Direnç değerleri için Öğrenci Numaranızın son iki rakamını 1000 ile çarpınız

Örnek 151903077 nolu öğrenci için direnç değeri $7.7k\Omega$

TEORİK BİLGİ

Basit bir OP-AMP iki girişli çok yüksek kazançlı bir gerilim yükselticidir. Bir giriş evirmeyen olarak adlandırılır ve (+) işareti ile gösterilir. Diğer giriş eviren olarak adlandırılır ve (-) işareti ile gösterilir. OP-AMP bu iki giriş arasındaki gerilim farkını yükseltir ve bu farkın OP-AMP ın açık çevre kazancıyla çarpımına eşit bir çıkış üretir.

$$V_0 = A_0[V_1 - V_2]$$

V_0 = Çıkış gerilimi

A_0 = OP-AMP ın açık çevrim kazancı

V_1 = Evirmeyen girişteki gerilim

V_2 = Eviren girişteki gerilim

Eğer girişler aynı potansiyelde ise, çıkış sıfırdır.

İdeal bir OP-AMP aşağıdaki karakteristiklere sahiptir:

Sonsuz gerilim kazancı [A_0 =sonsuz]: Eviren ve evirmeyen girişler arasındaki potansiyel farkı çok az bile olsa maksimum çıkış gerilimi oluşur.

Sonsuz giriş direnci [R_i = sonsuz] : Eviren ve evirmeyen girişler arasındaki potansiyel farkı giriş ucuna veya giriş ucundan akım akışına neden olmaz.

Sıfır çıkış direnci [R_o = sıfır] : OP-AMP çıkışının eşdeğer devresi, seri direnci olmayan mükemmel bir gerilim kaynağıdır.

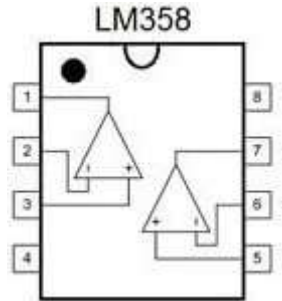
Sonsuz band genişliği : OP-AMP tüm frekansları eşit olarak yükseltir.

Sıfır offset : Girişler arasındaki potansiyel fark sıfır olursa çıkış sıfır olur.

NOT:

Hiçbir gerçek OP-AMP bu beş karakteristiği sağlamaz ama çok yaklaşıır.

741 OP-AMP'IN AYAK BAĞLANTILARI



Şekil 4.1 LM358 Ayak Bağlantıları

- 1- Çıkış A
- 2- Giriş (-) A
- 3- Giriş (+) A
- 4- Negatif Besleme
- 5- Giriş (+) B
- 6- Giriş (-) B
- 7- Çıkış B
- 8- Pozitif Besleme

EVİREN VE EVİRMEYEN OP-AMP DEVRELERİ

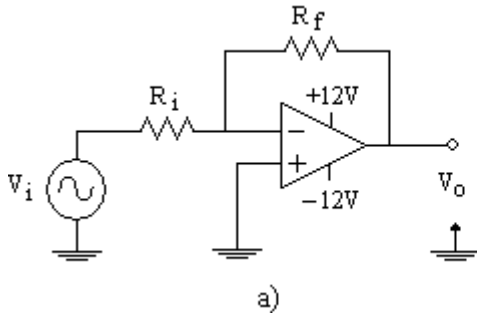
Şekil 4.2a) daki devreden

$$V_i = R_i I$$

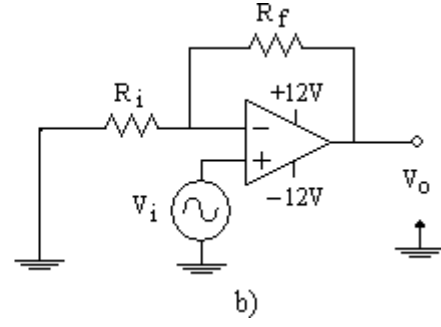
$$V_0 = -R_f I$$

$$A_v = V_0 / V_i = -R_f / R_i$$

elde edilir.



Şekil 4.2a) Eviren Op-amp Devresi



b) Evirmeyen Op-amp Devresi

Şekil 4.2b) deki devreden

$$V_i = R_i I$$

$$V_o = (R_i + R_f) I$$

$$A_v = V_o / V_i = (1 + R_f / R_i)$$

elde edilir.

TOPLAMA DEVRESİ

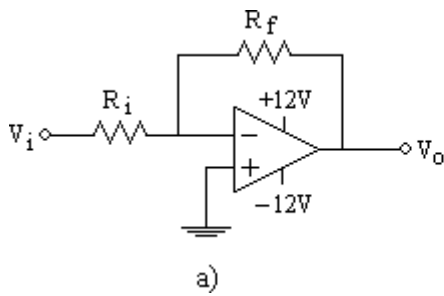
Şekil 4.3b) de eviren OP-AMP toplama devresi gösterilmiştir. Toplama devresi için düğüm noktası denklemi,

$$(-V_o + R_f) = (V_1 / R_1) + (V_2 / R_2) + (V_3 / R_3)$$

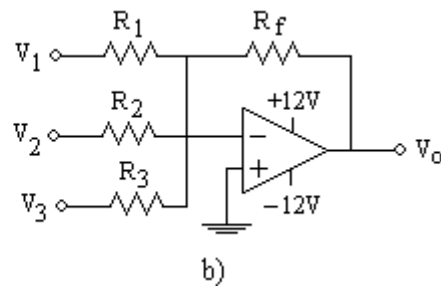
şeklinde olur. $R_f = R_1 = R_2 = R_3$ olması halinde,

$$V_o = -(V_1 + V_2 + V_3)$$

olur.



Şekil 4.3 a) Eviren Op-amp Devresi



b) Eviren Op-amplı Toplama Devresi

GERİLİM TAKİPÇİSİ

OP-AMP ın diğer bir uygulaması Şekil 4.4a) da gösterilmiş olan gerilim takipçisi (voltage follower) veya buffer devresidir. Buradaki çıkış gerilimi, giriş gerilimine eşittir. Bu devrenin giriş direnci, $100M\Omega$ dan büyük ve çıkış direnci 1Ω dan küçüktür. Böyle bir devre ile giriş kaynağı çıkıştaki yükten izole edilmiş olur.

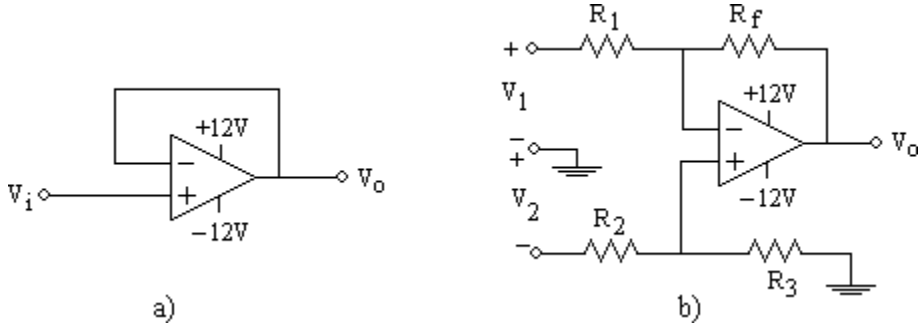
Şekil 4.4b) de ise bir fark yükseltici devresi gösterilmiştir. $R_1=R_2=R_3=R_f$ olması halinde,

$$V_0=V_2-V_1$$

Bağıntısı elde edilir. Dirençlerin eşit olmaması halinde ise,

$$V_0 = \left(\frac{R_3 R_f}{R_2 + R_3} \right) \left(\frac{1}{R_f} + \frac{1}{R_1} \right) V_2 - \left(\frac{R_f}{R_1} \right) V_1$$

bağıntısı geçerlidir.



Şekil 4.4 a) Gerilim Takipçisi

b) Fark Yükseltici

İNTEGRAL VE TÜREV ALICI DEVRELER

Şekil 4.5a) da bir integral ve b) de ise bir türev alıcı devre gösterilmiştir.

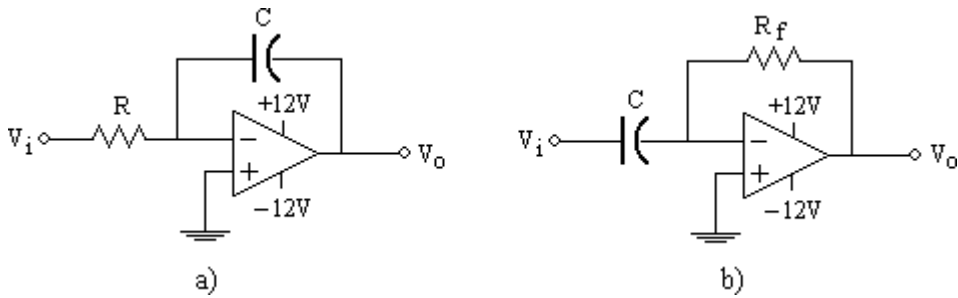
İntegratörde çıkış gerilimi,

$$V_0 = -(1/RC) \int V_i dt$$

olup, giriş geriliminin integrali ile orantılıdır. Türev alıcıda çıkış gerilimi, giriş geriliminin türevi ile orantılı olup,

$$V_0 = -RC (dV_i / dt)$$

şeklinde ifade edilir.



Şekil 4.5 a) İntegral alıcı Devre

b) Türev alıcı devre

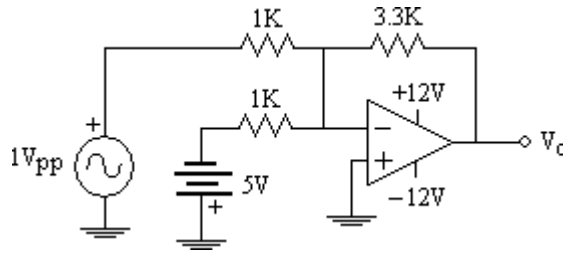
DENEYİN YAPILIŞI

1. Şekil 4.2 a)'daki devrede $R_i=1k$ ve $R_f = 10k$ olmak üzere ve devrenin girişine 1V (tepeden tepeye) genliğinde ve 1kHz frekans değerlerinde, sinüsoidal işaret uygulayarak, çıkış işaretini osiloskopta ölçüp kaydediniz. Bu OP-AMP'ın giriş ve çıkış işaretleri arasındaki faz farkını belirtiniz (Değerleri Çizim 4.2'ye ölçekleyerek çiziniz).

2. Şekil 4.2 b) deki evirmeyen OP-AMP devresini kurun. $R_i= 1k\Omega$ ve $R_f=10k\Omega$ değerlerini kullanınız. Girişe 1V (tepeden tepeye) ve 1kHz lik bir sinüs işareti uygulayarak, çıkış işaretinin genlik ve fazını belirtiniz. (Değerleri Çizim 4.2'ye ölçekleyerek çiziniz.)

3. Şekil 4.6'daki toplama devresini kurunuz ve V_o çıkış gerilimini Çizim 4.3'e çiziniz. Çıkış gerilimini osiloskopta gözleyerek, ortalama ve tepe değerlerini ölçünüz.

V_0 (ort) = _____ V_0 (tepe) = _____



Şekil 4.6 Toplama devresi

4. $C= 1\mu F$ ve farklı direnç değerleri ile bir RC integratör devresi kurunuz. Girişine 1V (tepeden tepeye) genlikli, 1kHz lik bir kare dalga uygulayınız. R direncini daha fazla arttırınca ne olur? Giriş ve çıkış işaretlerinin faz bağıntılarını göz önüne alarak, Çizim 4.4'e ölçekleyerek çiziniz.

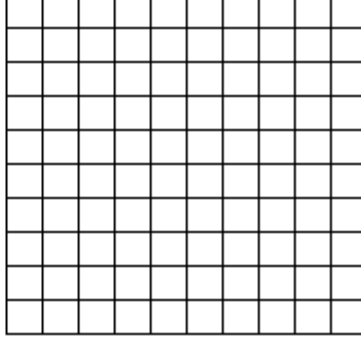
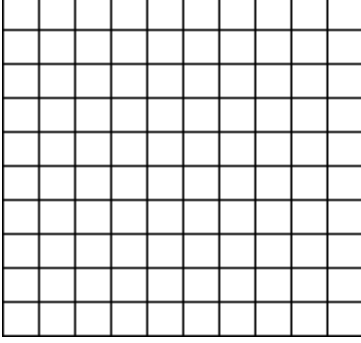
5. 4.adımdaki değerlere göre, bir diferansiyel alıcı devre kurunuz. Girişine 1V (tepeden tepeye) genlikli, 1kHz lik bir üçgen dalga uygulayınız. Uygun bir diferansiyel işlemi için gerekli olan direnci seçiniz. Giriş ve çıkış işaretlerini Çizim 4.5'e ölçekleyerek çiziniz.

DENEY 4 VERİ KAĞIDI

Deney Adı: **OP-AMP** ve **UYGULAMA DEVRELERİ**

1. Adım

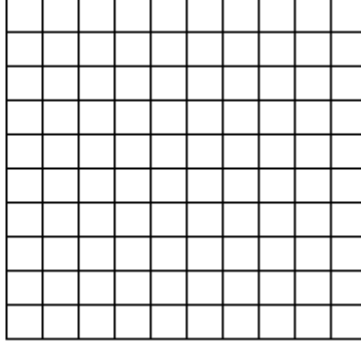
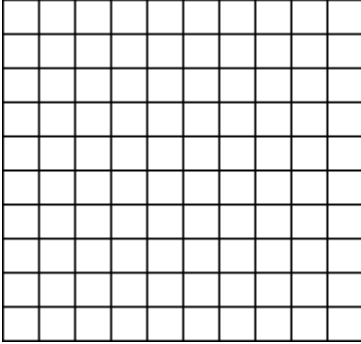
Çizim 4.1 Eviren devre giriş ve çıkış işareti



Faz Farkı (girişe göre)= _____

2. Adım

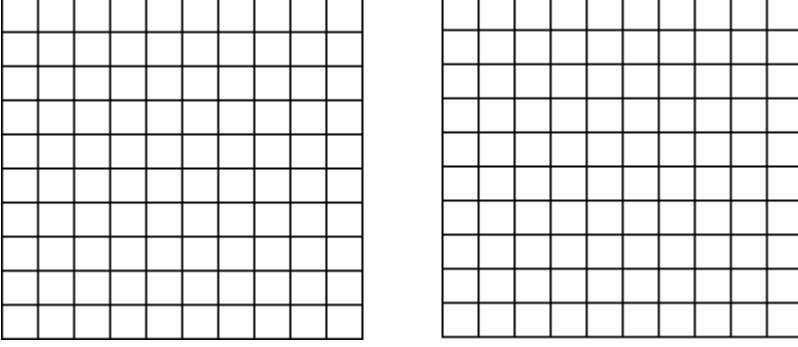
Çizim 4.2 Evirmeyen devre giriş ve çıkış işareti



Faz Farkı (girişe göre)= _____

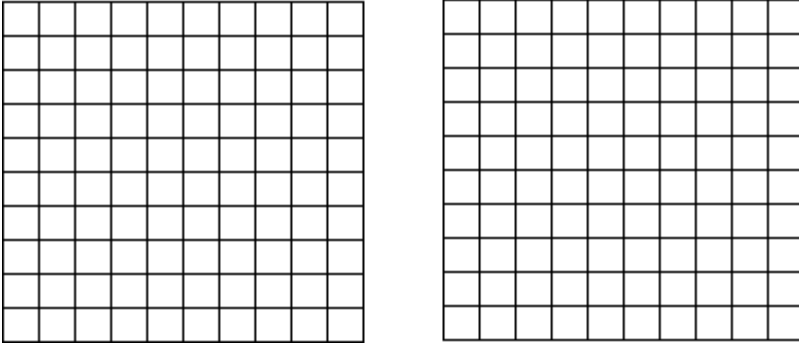
3. Adım

Çizim 4.3 Toplama devresi çıkış işareti



4. Adım

Çizim 4.4 İntegral alıcı devre giriş ve çıkış işareti



5. Adım

Çizim 4.5 Türev alıcı devre giriş ve çıkış işareti

